

(12) DEMANDE INTERNATIONALE PUBLIÉE EN VERTU DU TRAITÉ DE COOPÉRATION
EN MATIÈRE DE BREVETS (PCT)(19) Organisation Mondiale de la Propriété
Intellectuelle
Bureau international(43) Date de la publication internationale
6 mai 2004 (06.05.2004)

PCT

(10) Numéro de publication internationale
WO 2004/038618 A3(51) Classification internationale des brevets⁷ :
G06F 17/50, 9/44, G05B 19/042

(81) États désignés (national) : AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NO, NZ, OM, PH, PL, PT, RO, RU, SD, SE, SG, SK, SL, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

(21) Numéro de la demande internationale :
PCT/FR2003/003108(22) Date de dépôt international :
21 octobre 2003 (21.10.2003)

(25) Langue de dépôt : français

(26) Langue de publication : français

(30) Données relatives à la priorité :
02/13112 21 octobre 2002 (21.10.2002) FR

(84) États désignés (regional) : brevet ARIPO (GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), brevet eurasien (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), brevet européen (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR), brevet OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

(71) Déposant (pour tous les États désignés sauf US) : RE-NAULT S.A.S. [FR/FR]; 13-15, Quai Alphonse Le Gallo, f-92100 Boulogne Billancourt (FR).

Publiée :

- avec rapport de recherche internationale
- avant l'expiration du délai prévu pour la modification des revendications, sera republiée si des modifications sont requises

(72) Inventeurs; et
(75) Inventeurs/Déposants (pour US seulement) : BOUTIN, Samuel [FR/FR]; 10, chemin de la Chapelle, F-78114 Magny les Hameaux (FR). DANG VAN NHAN, Christophe [FR/FR]; 10 Allée de la Capitainerie, f-94800 Villejuif (FR).

(88) Date de publication du rapport de recherche internationale: 1 juillet 2004

(74) Mandataire : DAVIES, Owen; Renault Technocentre, S. 0267 - TCR GRA 1 55, 1, avenue du Golf, F-78288 Guyancourt (FR).

En ce qui concerne les codes à deux lettres et autres abréviations, se référer aux "Notes explicatives relatives aux codes et abréviations" figurant au début de chaque numéro ordinaire de la Gazette du PCT.

(54) Title: METHOD AND DEVICE FOR SYNTHESISING AN ELECTRICAL ARCHITECTURE

(54) Titre : PROCEDE ET DISPOSITIF POUR SYNTHETISER UNE ARCHITECTURE ELECTRIQUE

(57) Abstract: The invention relates to method of designing a hardware and software system specification. The invention is characterised in that it comprises the following steps: services are defined and a use case is defined for each service; each use case is associated with at least one system start state, a user request and, for each start state, a system end state; operations are defined and, at the same time, a set of elementary operations is defined for each state, the aforementioned set corresponding to the response from the system at the time of entry into said state; the architecture of the system is specified, defining electronic control units and networks; and elementary operations are placed on the computers. The invention also comprises at least one of the following steps: the identification of data flows circulating over the networks according to the aforementioned placement; and the identification of the specification of the interfaces of the computers according to said placement.

WO 2004/038618 A3

(57) Abrégé : La présente invention fournit un procédé de conception d'une spécification d'un système matériel et logiciel, caractérisé en ce qu'il comporte : -une étape de définition de prestations et, pour chaque prestation, de cas d'utilisation ; -une étape d'association de chaque cas d'utilisation à au moins un état de départ du système, une demande utilisateur et, pour chaque état de départ, un état d'arrivée du système ; -une étape de définition d'opérations au cours de laquelle, pour chaque état on définit un ensemble d'opérations élémentaires correspondant à la réponse du système lors de l'arrivée dans ledit état ; -une étape de spécification d'architecture du système définissant des unités de contrôle électronique et des réseaux ; -une étape de placement des opérations élémentaires sur les calculateurs ; et, au moins l'une des étapes suivantes : -une étape d'identification des flots de données circulant sur lesdits réseaux en fonction dudit placement ; et -une étape d'identification de la spécification des interfaces des calculateurs en fonction dudit placement.